

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of :
Tsutomu SHIMOTOYODOME :
Serial No.: [NEW] : Mail Stop Patent Application
Filed: December 1, 2003 : Attorney Docket No. OKI.600
For: SIGNAL GENERATOR USING IRR TYPE DIGITAL FILTER AND ITS OUTPUT
STOPPING METHOD

CLAIM OF PRIORITY

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window, Mail Stop Patent Application
Crystal Plaza Two, Lobby, Room 1B03
Arlington, VA 22202

Sir:

Applicant, in the above-identified application, hereby claims the priority date under
the International Convention of the following Japanese application:


Appln. No. 2003-025649 filed February 3, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC



Adam C. Volentine
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150
Reston, Virginia 20191
Tel. (703) 715-0870
Fax. (703) 715-0877

Date: December 1, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2003年 2月 3日

出 願 番 号

Application Number:

特願2003-025649

[ST.10/C]:

[JP 2003-025649]

出 願 人

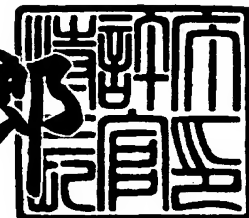
Applicant(s):

沖電気工業株式会社

2003年 4月 8日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3025064

【書類名】 特許願

【整理番号】 SA003787

【あて先】 特許庁長官殿

【国際特許分類】 H03H.17/02

【発明者】

 【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会
社内

 【氏名】 下豊留 勉

【特許出願人】

 【識別番号】 000000295

 【氏名又は名称】 沖電気工業株式会社

【代理人】

 【識別番号】 100082050

 【弁理士】

 【氏名又は名称】 佐藤 幸男

【手数料の表示】

 【予納台帳番号】 058104

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9100477

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 I I R型デジタルフィルタを用いた信号発生器とその出力停止方法

【特許請求の範囲】

【請求項1】 帰還ループ内に乗算器を有するI I R型デジタルフィルタを用いた信号発生器であって、

前記乗算器の係数を変更する制御部を含み、

該制御部は、前記係数を所定の値に変更し、出力信号の周波数を維持しつつ該出力信号を停止させることを特徴とするI I R型デジタルフィルタを用いた信号発生器。

【請求項2】 帰還ループ内に乗算器を有するI I R型デジタルフィルタを用いた信号発生器であって、

前記乗算器の係数として予め設定されている複数の設定値の内から所定の値を選択すべくセレクタを含み、

前記所定の値を選択し、出力信号の周波数を維持しつつ該出力信号の出力を停止させることを特徴とするI I R型デジタルフィルタを用いた信号発生器。

【請求項3】 請求項1又は請求項2に記載のI I R型デジタルフィルタを用いた信号発生器に於いて、

前記所定の値は、前記I I R型デジタルフィルタの伝達関数の極がZ平面上の単位円の内側に設定されることを特徴とするI I R型デジタルフィルタを用いた信号発生器。

【請求項4】 請求項3に記載のI I R型デジタルフィルタを用いた信号発生器に於いて、

前記伝達関数の極は、

該極の実軸上の値に対する虚軸上の値の比が前記係数の変更前後に於いて等しく設定されることを特徴とするI I R型デジタルフィルタを用いた信号発生器。

【請求項5】 帰還ループ内に乗算器を有するI I R型デジタルフィルタを用いた信号発生器の出力停止方法であって、

前記信号発生器が所望の信号を出力中に、前記乗算器の係数を変更し、前記所望の信号の出力を停止させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器の出力停止方法。

【請求項 6】 請求項 5 に記載の I I R 型デジタルフィルタを用いた信号発生器の出力停止方法であって、

前記乗算器の係数の変更は、前記 I I R 型デジタルフィルタの伝達関数の極が Z 平面上の単位円の内側に移動させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器の出力停止方法。

【請求項 7】 請求項 6 に記載の I I R 型デジタルフィルタを用いた信号発生器の出力停止方法であって、

前記伝達関数の極の移動は、該極の実軸上の値に対する虚軸上の値の比が前記係数の変更前後に於いて等しい値を維持しつつ移動させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器の出力停止方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、I I R 型デジタルフィルタを用いた信号発生器とその出力停止方法に関する。

【0002】

【従来の技術】

従来の I I R 型デジタルフィルタを用いた信号発生器は、差分方程式

$$y[n] = x[n] + A1 * y[n-1] - A2 * [n-2] \quad \dots (1式)$$

で表される I I R 型デジタルフィルタに対して、動作開始時に $\delta[n]$ なるインパルス（ここで $\delta[n]$ は、 $n=0$ 以外のときは全て 0）を入力させる。この出力データ $y[n]$ を I I R 型デジタルフィルタの帰還ループの外に備える乗算器（係数 $B0$ ）を介し、所望の出力信号を得る。

但し、(1 式) の伝達関数の極は、Z 平面上の単位円上に設定されている。

尚、以後、出力信号とは、出力データ（デジタル信号）をアナログ信号に変換した信号を言うものとする。

【0003】

又、出力の停止は、通常上記乗算器の係数B0を0に切り換えることによって強制的に停止させていた。あるいは又、係数B0を徐々に0にして出力を停止させる場合もあった。

尚、上記伝達関数の計算等を容易に実行できるようにする技術も公開されている（例えば特許文献1参照）。

【0004】

【特許文献1】

特開平6-61790号公報（要約）

【0005】

【発明が解決しようとする課題】

上記従来技術に於いて、乗算器の係数B0を0に切り換えることによって強制的に動作を終了させると、出力データの値が急激に変化する。この出力データの急激な変化がアナログ信号に変換され、その高調波が周辺回路にノイズとなって侵入する。このノイズが、ときには不都合を発生させる、という解決すべき課題が残されていた。

【0006】

又、上記のように係数B0を徐々に0にして出力を停止させる場合には、係数B0の演算を何回も実行する必要があり制御方法が複雑になるという解決すべき課題が残されていた。

本発明では、これらの課題を解決し、ノイズの発生が小さく、且つ、出力停止させるための制御方法が簡単なIIR型デジタルフィルタを用いた信号発生器を実現することにある。

【0007】

【課題を解決するための手段】

本発明は以上の点を解決するため次の構成を採用する。

＜構成1＞

帰還ループ内に乗算器を有するIIR型デジタルフィルタを用いた信号発生器であって、上記乗算器の係数を変更する制御部を含み、該制御部は、上記係数

を所定の値に変更し、出力信号の周波数を維持しつつ該出力信号を停止させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器。

【0 0 0 8】

〈構成 2〉

帰還ループ内に乗算器を有する I I R 型デジタルフィルタを用いた信号発生器であって、上記乗算器の係数として予め設定されている複数の設定値の内から所定の値を選択すべくセレクタを含み、上記所定の値を選択し、出力信号の周波数を維持しつつ該出力信号の出力を停止させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器。

【0 0 0 9】

〈構成 3〉

構成 1 又は構成 2 に記載の I I R 型デジタルフィルタを用いた信号発生器に於いて、上記所定の値は、上記 I I R 型デジタルフィルタの伝達関数の極が Z 平面上の単位円の内側に設定されることを特徴とする I I R 型デジタルフィルタを用いた信号発生器。

【0 0 1 0】

〈構成 4〉

構成 3 に記載の I I R 型デジタルフィルタを用いた信号発生器に於いて、上記伝達関数の極は、該極の実軸上の値に対する虚軸上の値の比が上記係数の変更前後に於いて等しく設定されることを特徴とする I I R 型デジタルフィルタを用いた信号発生器。

【0 0 1 1】

〈構成 5〉

帰還ループ内に乗算器を有する I I R 型デジタルフィルタを用いた信号発生器の出力停止方法であって、上記信号発生器が所望の信号を出力中に、上記乗算器の係数を変更し、上記所望の信号の出力を停止させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器の出力停止方法。

【0 0 1 2】

〈構成 6〉

構成 5 に記載の I I R 型デジタルフィルタを用いた信号発生器の出力停止方法であって、上記乗算器の係数の変更は、上記 I I R 型デジタルフィルタの伝達関数の極が Z 平面上の単位円の内側に移動させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器の出力停止方法。

【 0 0 1 3 】

〈構成 7〉

構成 6 に記載の I I R 型デジタルフィルタを用いた信号発生器の出力停止方法であって、上記伝達関数の極の移動は、該極の実軸上の値に対する虚軸上の値の比が上記係数の変更前後に於いて等しい値を維持しつつ移動させることを特徴とする I I R 型デジタルフィルタを用いた信号発生器の出力停止方法。

【 0 0 1 4 】

【発明の実施の形態】

〈具体例 1〉

以下、本発明の実施の形態を具体例を用いて説明する。

上記のように従来の I I R 型デジタルフィルタを用いた信号発生器では I I R 型デジタルフィルタの帰還ループの外に備える乗算器の係数を変化させることによって出力を停止させていた。本具体例では、帰還ループ内の乗算器の係数を変更することによって出力を停止させる。こうすることによって伝達関数の極を所定の原則に従って移動させることが可能になり、その結果、出力停止過程に於いても、その出力信号の周波数を安定出力時に於ける出力信号の周波数に維持しつつ出力信号を停止させることが可能になり高調波の発生を最低限度に抑制することができる。かかる目的を達成するために具体例 1 の I I R 型デジタルフィルタを用いた信号発生器は、以下のように構成される。

【 0 0 1 5 】

図 1 は、具体例 1 の構成のブロック図である。

図に示すように、具体例 1 の I I R 型デジタルフィルタを用いた信号発生器は、加算器 1、制御部 2、遅延器 A、遅延器 B、乗算器 A、乗算器 B とを備える。

【 0 0 1 6 】

加算器 1 は、複数のディジタルデータ系列のデータを加算して出力する部分である。即ち、信号発生器の動作開始時点では、入力データ系列 $x[n]$ のデータと、後記遅延器 A 及び後記乗算器 A を通る帰還データ系列 $y[n-1]$ のデータと、後記遅延器 B 及び後記乗算器 B を通る帰還データ系列 $y[n-2]$ のデータとを加算して出力し、動作開始後は、後記遅延器 A 及び後記乗算器 A を通る帰還データ系列 $y[n-1]$ のデータと、後記遅延器 B 及び後記乗算器 B を通る帰還データ系列 $y[n-2]$ のデータとを加算して出力する部分である。

【 0 0 1 7 】

動作開始時点と動作開始後で加算するデータ系列が異なるのは、本発明が発振器を対象としているので入力データ系列 $x[n]$ のデータは、動作開始時 ($n=0$) のみ所定の値を有し、他の時点では $x[n]=0$ となるからである。ここでは、 $x[0]=B0$ とおき、他の時点 $n<0$ 及び $1 \leq n$ では、 $x[n]=0$ と定める。

【 0 0 1 8 】

制御部 2 は、IIR 型ディジタルフィルタを用いた信号発生器が所望の信号を出力中に後記乗算器 A、及び、後記乗算器 B の係数を変更する部分である。即ち、該制御部 2 は、信号発生器の動作中に乗算器 A、及び、乗算器 B の係数を所定の値に変更することによって、信号発生器の出力を停止させる部分である。通常は、IIR 型ディジタルフィルタを用いた信号発生器を構成している CPU あるいは DSP の機能の一部として構成される場合が多い。

【 0 0 1 9 】

遅延器 A は、出力データ系列のデータを 1 サンプリング周期遅延させる遅延要素である。ここでは出力データ系列 $y[n]$ のデータを 1 サンプリング周期遅延させ $y[n-1]$ として出力する遅延要素である。尚、データを 1 サンプリング周期遅延させる遅延要素を Z 変換して表示する場合には Z^{-1} と表すこととする。

【 0 0 2 0 】

遅延器 B は、遅延器 A の出力データを更に 1 サンプリング周期遅延させる遅延要素である。ここでは出力データ系列 $y[n]$ のデータを 2 サンプリング周期遅延させることになり、その出力は $y[n-2]$ となる。尚、データを 2 サンプリング周期遅延させる遅延要素を Z 変換して表示する場合には Z^{-2} と表すこととする。

【 0 0 2 1 】

乗算器 A は、入力データに所定の値を乗算する部分である。ここでは遅延器 A の出力データ $y[n-1]$ に常数 A_1 を乗算し、 $A_1 * y[n-1]$ として出力し、加算器 1 へ転送する部分である。本発明では、この常数 A_1 が制御部 2 によって信号発生器の出力停止時に変更される。

【 0 0 2 2 】

乗算器 B は、入力データに所定の値を乗算する部分である。ここでは遅延器 B の出力データ $y[n-2]$ に常数 $-A_2$ を乗算し、 $-A_2 * y[n-2]$ として出力し、加算器 1 へ転送する部分である。本発明では、この常数 A_2 が制御部 2 によって信号発生器の出力停止時に変更される。

【 0 0 2 3 】

具体例 1 の IIR 型デジタルフィルタを用いた信号発生器の入出力データの関係は、上記各構成部分から以下の差分方程式

$$y[n] = x[n] + A_1 * y[n-1] - A_2 * y[n-2] \quad \dots (1 \text{ 式})$$

として表される。

ここで $y[n]$ は、具体例 1 の IIR 型デジタルフィルタを用いた信号発生器の出力データ系列であり通常は、この後アナログの正弦波信号に変換される場合が多い。

【 0 0 2 4 】

又 $x[n]$ は、上記のように本発明が発振器を対象としているので動作開始時 ($n=0$) のみ $x[0] = B_0$ となり、他の時点、 $n < 0$ 及び $1 \leq n$ では、 $x[n] = 0$ と定める。

尚、IIR 型デジタルフィルタを用いた信号発生器が正弦波発振器として用いられる場合の B_0 は、 $B_0 = \sin(\omega T)$ と設定されることは良く知られている事実である。ここで ω は、出力信号の周波数 F_0 の角周波数であり、 T は、サンプリング周波数 F_S の 1 周期 ($1/F_S$) である。

【 0 0 2 5 】

又、この B_0 は、IIR 型デジタルフィルタを用いた信号発生器の動作開始

時に外部から与えられても良いし、又は、IIR型デジタルフィルタを用いた信号発生器が前回の動作終了時点で、最後の出力データを記憶しておいたものであっても良い。

【0026】

同様に、IIR型デジタルフィルタを用いた信号発生器が正弦波発振器として用いられる場合のA2は、A2=1に、A1は、A1=2COS(ωT)設定されることも良く知られている事実である。ここでωは、出力周波数F₀の角周波数であり、Tは、サンプリング周波数F_Sの1周期(1/F_S)である。

【0027】

次に、具体例1のIIR型デジタルフィルタを用いた信号発生器の安定度について言及する。

上記(1式)をZ変換して整理し、伝達関数H(Z)を求めると、

【数1】

$$Y(Z) = \frac{B0 * X(Z)}{1 - A1 * Z^{-1} + A2 * Z^{-2}}$$

$$\therefore H(Z) = \frac{Y(Z)}{X(Z)}$$

$$= \frac{B0 * Z^2}{Z^2 - A1 * Z + A2} \quad \text{----- (2式)}$$

と求まる。

【0028】

(2式)より極Z_Pを求めると、

【数2】

$$Z_P = \frac{A1 - \sqrt{A1^2 - 4 * A2}}{2}$$

ここで上記のようにA2は上記のように1に固定されているので、

【数 3】

$$Z_P = \frac{A1 - \sqrt{A1^2 - 4}}{2} \quad \dots\dots(3式)$$

この（3式）をZ平面上に表すと以下のように表される。

【0 0 2 9】

図2は伝達関数の極を表す図である。

図に示すように（3式）は、Z平面上に、 Z_{P1} 、 Z_{P2} の2個の極として表される。

以上の結果に基づいて、具体例1のIIR型デジタルフィルタを用いた信号発生器が所望信号を出力している場合の動作について具体的な数値を設定して解析する。

【0 0 3 0】

差分方程式（1式）を上記結果に基づいて解くと以下のようになる。

図3は、差分方程式の実行数値例である。

図4は、差分方程式の実行波形例である。

図3は、上記差分方程式（1式）に一例として、出力信号の周波数 F_0 を400Hzに、サンプリング周波数 F_S を8000Hzに設定し、 $A1 = 2 \cos(\omega T)$ 、 $A2 = 1$ 、 $B0 = \sin(\omega T)$ と定めた場合の出力データ系列 $y[n]$ 、乗算器Aの出力データ系列 $y[n-1]$ 、乗算器Bの出力データ系列 $y[n-2]$ 、の算出結果を表している。

【0 0 3 1】

図4は、図3の出力データ系列 $y[n]$ をグラフ化して表している。

図の縦軸に振幅1で規格化した出力レベルを表し、横軸にサンプリング周期に換算した時間を表している。

図4に表すように、この例によるIIR型デジタルフィルタを用いた信号発生器は、振幅1で繰り返し周期が20Tの正弦波信号を生成していることが分かる。

【0 0 3 2】

又、この場合の伝達関数の極の値は、（３式）より、
【数４】

$$Z_P = \frac{A1 - \sqrt{A1^2 - 4}}{2}$$

$$= 0.951056516 \pm 0.309016993i \quad \dots\dots(4式)$$

この（４式）をZ平面上に表すと以下のようなになる。

【００３３】

図５は、極の算出結果を表す図である。

図５に示すように、（４式）は、共役複素根、 Z_{P1} 、 Z_{P2} としてZ平面の単位円上に表される。

即ち、具体例１のＩＩＲ型デジタルフィルタを用いた信号発生器は、所望信号を安定して出力していることが理解できる。

【００３４】

次に、具体例１のＩＩＲ型デジタルフィルタを用いた信号発生器の出力停止方法について説明する。

図６は、具体例１の出力信号説明図である。

具体例１のＩＩＲ型デジタルフィルタを用いた信号発生器が安定発振状態から出力停止に至る状態を表している。

図の縦軸に振幅１で規格化した出力レベルを表し、横軸にサンプリング周期に換算した時間を表している。

【００３５】

図７は、極の移動結果説明図である。

図上の共役複素根、 Z_{P1} 、 Z_{P2} は、信号発生器が安定発振しているときの極を表しており、 z_{P1} 、 z_{P2} は、信号発生器が出力停止に至る過程での極を表している。

【００３６】

具体例１のＩＩＲ型デジタルフィルタを用いた信号発生器が、時刻０で発振

を開始し、時刻 $100T$ まで、出力信号の周波数 F_0 が 400Hz 、サンプリング周波数 F_S が 8000Hz である出力信号を安定出力している。

このとき極は、(4式)より $Z_{P1} = 0.951056516 + 0.309016993i$ 及び $Z_{P2} = 0.951056516 - 0.309016993i$ に位置している(図7)。この共役複素根 Z_{P1} 及び Z_{P2} は、 Z 平面上の単位円上にある(図7)。

【0037】

時刻 $50T$ で制御部2(図1)が、乗算器A(図1)の係数を $A1$ から $a1$ へ、乗算器B(図1)の係数を $A2$ から $a2$ へ変更し、以後出力停止過程に入る。

この場合に於ける、乗算器A(図1)の係数及び乗算器B(図1)の係数の変更方法の詳細について以下に説明する。

【0038】

乗算器A(図1)の係数及び乗算器B(図1)の係数の変更は、極の移動によって実行される。

極の移動には次の2つの原則が適用される。

・原則1

移動後の共役複素根 z_{P1} 及び z_{P2} は、 Z 平面上の単位円の内部に位置させる。

この原則は、具体例1のIIR型デジタルフィルタを用いた信号発生器を安定発振状態から出力停止させるために不可欠である。

【0039】

・原則2

Z 平面上に於ける極の実軸上の値に対する虚軸上の値の比が係数の変更前後に於いて等しく成るように極を移動する。

この原則は、具体例1のIIR型デジタルフィルタを用いた信号発生器を安定発振状態から出力停止に至る過程に於いて同一周波数を維持しつつ高調波の発生を最低限度に抑圧するために必要となる。

【0040】

以上の2原則に基づく、乗算器A(図1)の係数及び乗算器B(図1)の係数の変更の一例について以下に説明する。

図7に於いて、共役複素根 Z_{P1} 及び Z_{P2} を、共役複素根 z_{P1} 及び z_{P2} に変化させる場合について説明する。ここで共役複素根 z_{P1} 及び z_{P2} は、単位円の内部に位置しているので原則1は、満足されている。又、 z_{P1} は、原点と Z_{P1} を結ぶ直線上に、 z_{P2} は、原点と Z_{P2} を結ぶ直線上に位置しているので原則2も、満足されている。

【0041】

図7に於いてZ平面上に於ける極の実軸上の値に対する虚軸上の値の比 θ は、(4式) より、

【数5】

$$\theta = \frac{0.309016993}{0.951056516} = 0.3249695$$

よって、今仮に、共役複素根 z_{P1} 及び z_{P2} の実軸上の値を0.9に設定したとすると、その虚軸上の値は、0.292427726となり、

【数6】

$$z_P = 0.9 \pm 0.292427726i \quad \text{----- (5式)}$$

となる。

【0042】

(5式) と (2式) の分母から $A1$ 、 $A2$ を求めると、

$$A1 = 1.8 \quad \dots (6式)$$

$$A2 = 0.89551395 \quad \dots (7式)$$

を得る。

制御部2が、時刻100Tで乗算器A(図1)の係数を $A1 = 1.8$ (6式) に、乗算器B(図1)の係数を $A2 = 0.89551395$ (7式) に変更する。

【0043】

このときの極、図7の共役複素根 z_{P1} 及び z_{P2} は、Z平面上の単位円の内

部に位置している。尚、出力停止過程に於いてもZ平面上に於ける極の実軸上の値に対する虚軸上の値の比 θ が、安定出力時の θ と等しいので、その出力周波数は安定出力時の周波数に維持される。従って、高調波の発生は最低限度に抑制される。

又、制御部2が、乗算器A(図1)の係数を $A1 = 1.8$ (6式)に、乗算器B(図1)の係数を $A2 = 0.89551$ に変更すると上記のように極がZ平面上の単位円の内部に移動するので、信号発生器の出力は停止してしまう。

【0044】

以上の説明では、各構成部分をソフトウェアで構成するかハードウェアで構成するかについては、特に言及していない。即ち、各構成部分は、ソフトウェアで構成されても良いし、又は、個々にハードウェアとして構成されても良い。

【0045】

〈具体例2〉

具体例2では、具体例1の制御部に換えてセレクタを備える。このセレクタは、乗算器の係数として予め算出されている複数の係数中から所定の係数を選択して帰還ループ内の乗算器の係数を変更することによって具体例2のIIR型デジタルフィルタを用いた信号発生器を出力停止させる。かかる目的を達成するために具体例2のIIR型デジタルフィルタを用いた信号発生器は、以下のよう構成される。

【0046】

図8は、具体例2の構成のブロック図である。

図に示すように、具体例2のIIR型デジタルフィルタを用いた信号発生器は、加算器1、遅延器A、遅延器B、乗算器A、乗算器B、セレクタA、セレクタBとを備える。

【0047】

具体例1との相違点のみについて説明する。

セレクタAは、乗算器Aの係数として予め設定されている複数の設定値の内から所定の設定値を選択して乗算器Aの係数変更を可能にする部分である。

セレクタBは、乗算器Bの係数として予め設定されている複数の設定値の内か

ら所定の設定値を選択して乗算器Bの係数変更を可能にする部分である。

他の構成部分は、全て具体例1と同様なので説明を省略する。

【0048】

図9は、具体例2の出力信号説明図である。

具体例2のIIR型デジタルフィルタを用いた信号発生器が正常発振状態から出力停止に至る状態を表している。

図の縦軸に振幅1で規格化した出力レベルを表し、横軸にサンプリング周期に換算した時間を表している。

【0049】

セレクト信号SELを用いてセクタAを切り換え、時刻100Tで乗算器A(図8)の係数は、予め定められている $A1 = 1.8$ (6式)に、変更される。

同様に、セレクト信号SELを用いてセクタBを切り換え、時刻100Tで乗算器B(図8)の係数は、予め定められている $A2 = 0.89551395$ (7式)に変更される。

【0050】

具体例1と同様に、このときの極は、図7の共役複素根 z_{P1} 及び z_{P2} なので、具体例2のIIR型デジタルフィルタを用いた信号発生器の出力は減衰し、やがて出力停止に至る。尚、減衰し、やがて出力停止に至る過程に於いてもその出力周波数は安定出力時の周波数に維持されるので高調波の発生は最低限度に抑制される。

【0051】

【発明の効果】

以上説明したように帰還ループ内の乗算器の係数を変更して出力を停止させることによって、伝達関数の極を所定の原則に従って移動させることが可能になる。その結果、出力停止過程に於いてもその出力信号の周波数を安定出力時の周波数に維持することが可能になり高調波の発生を最低限度に抑制することができるという効果を得る。

又、乗算器の係数として予め算出されている複数個の係数中から所定の係数を選択し、帰還ループ内の乗算器の係数を変更して出力停止させるセクタを備え

ることによって、簡単なハードウェア構成によって高調波の発生を最低限度に抑制して出力停止させることができるという効果を得る。

【図面の簡単な説明】

【図 1】

具体例 1 の構成のブロック図である。

【図 2】

伝達関数の極を表す図である。

【図 3】

差分方程式の実行数値例である。

【図 4】

差分方程式の実行波形例である。

【図 5】

極の算出結果を表す図である。

【図 6】

具体例 1 の出力信号説明図である。

【図 7】

極の移動結果説明図である。

【図 8】

具体例 2 の構成のブロック図である。

【図 9】

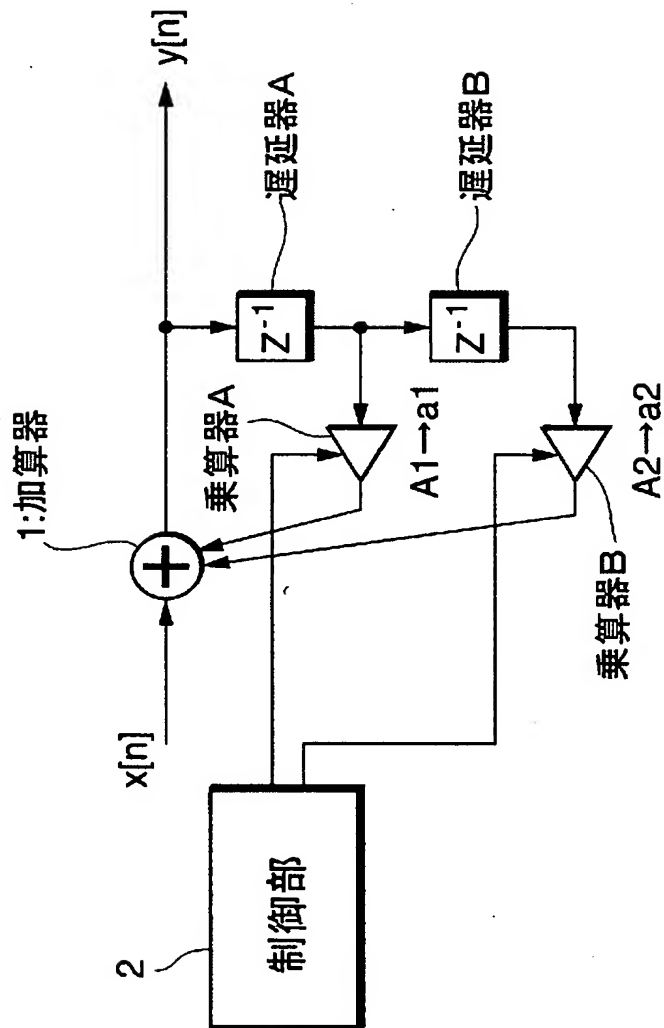
具体例 2 の出力信号説明図である。

【符号の説明】

- 1 加算器
- 2 制御部
- A、B 遅延器
- A、B 乗算器

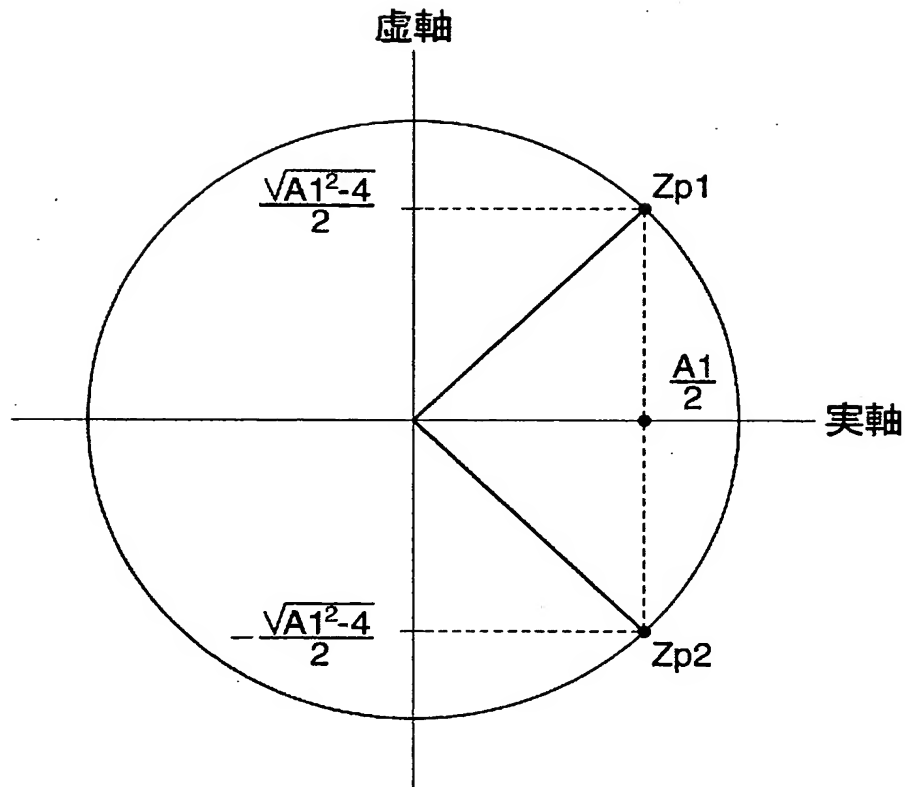
【書類名】 図面

【図 1】



具体例1の構成のブロック図

【図 2】



伝達関数の極を表す図

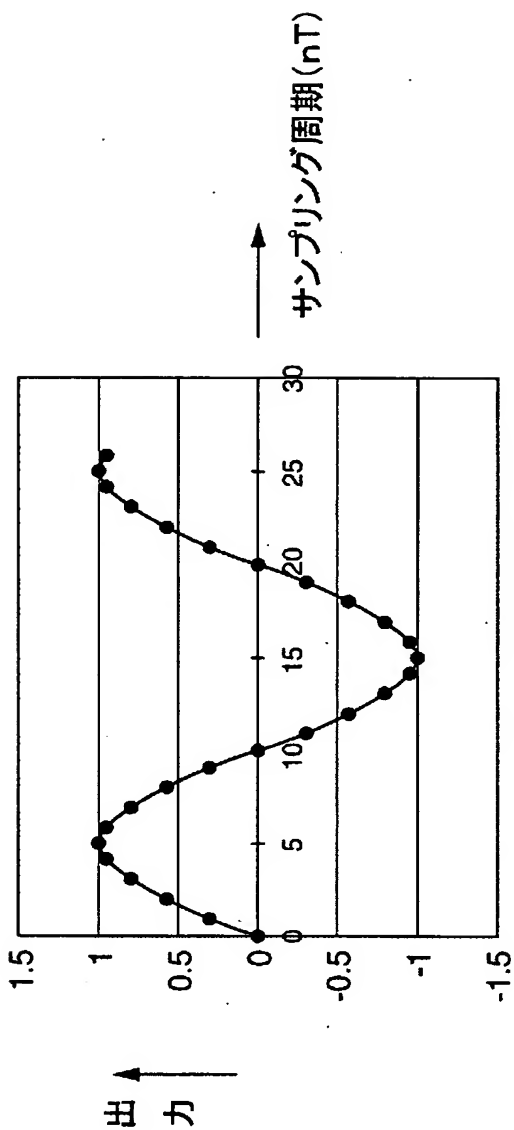
【図 3】

F_o (出力周波数) 400
 F_s (サンプリング周波数) 8000
 $A1=2\cos(WT)$ 1.902113033
 $A2=1$ 1
 $B0=\sin(WT)$ 0.309016994

サンプルNo.	$y[n]=A1*y[n-1]-A2*y[n-2]$	$y[n-1]$	$y[n-2]$
0	0	0	0
1	0.309016994	0	0
2	0.587785252	0.309016994	0
3	0.809016994	0.587785252	0.309016994
4	0.951056516	0.809016994	0.587785252
5	1	0.951056516	0.809016994
6	0.951056516	1	0.951056516
7	0.809016994	0.951056516	1
8	0.587785252	0.809016994	0.951056516
9	0.309016994	0.587785252	0.809016994
10	-1.88738E-15	0.309016994	0.587785252
11	-0.309016994	-1.88738E-15	0.309016994
12	-0.587785252	-0.309016994	-1.88738E-15
13	-0.809016994	-0.587785252	-0.309016994
14	-0.951056516	-0.809016994	-0.587785252
15	-1	-0.951056516	-0.809016994
16	-0.951056516	-1	-0.951056516
17	-0.809016994	-0.951056516	-1
18	-0.587785252	-0.809016994	-0.951056516
19	-0.309016994	-0.587785252	-0.809016994
20	2.88658E-15	-0.309016994	-0.587785252
21	0.309016994	2.88658E-15	-0.309016994
22	0.587785252	0.309016994	2.88658E-15
23	0.809016994	0.587785252	0.309016994
24	0.951056516	0.809016994	0.587785252
25	1	0.951056516	0.809016994
26	0.951056516	1	0.951056516

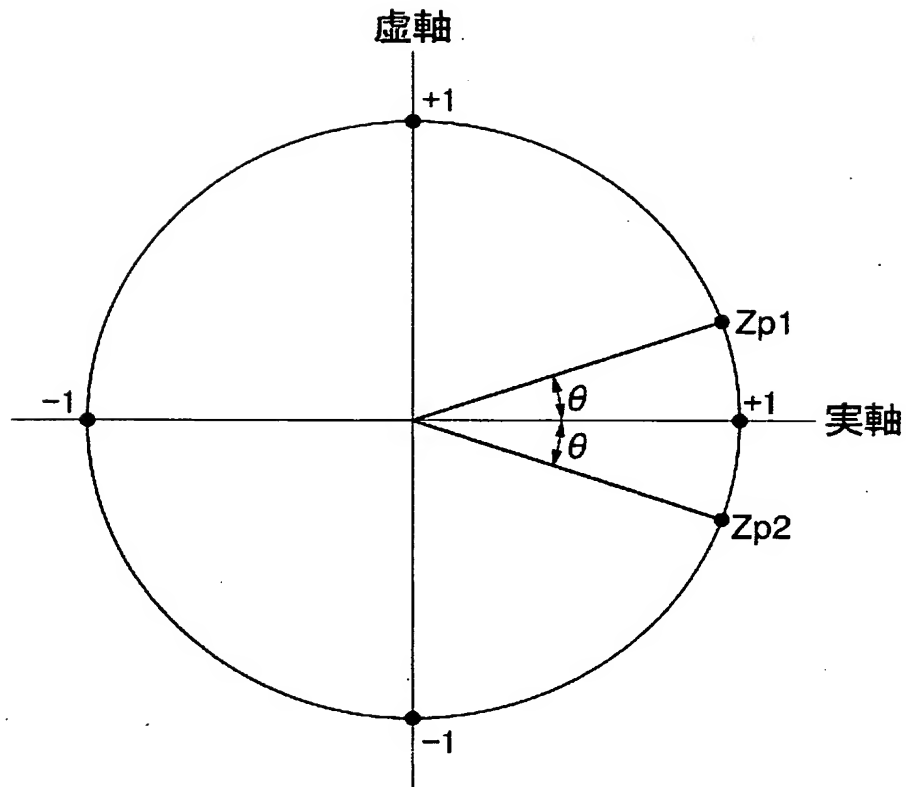
差分方程式の実行数値例

【図 4】



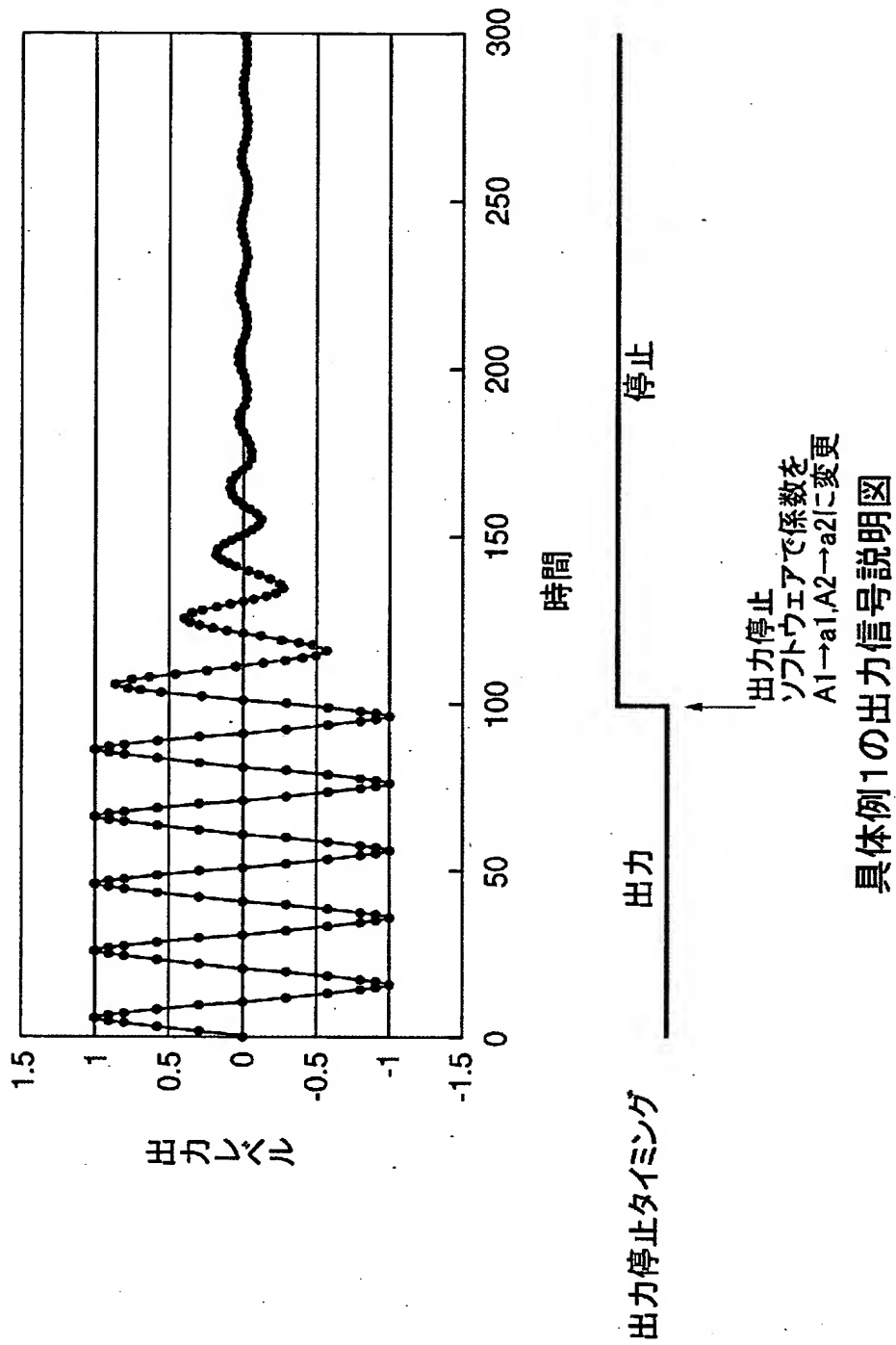
差分方程式の実行波形例

【図 5】

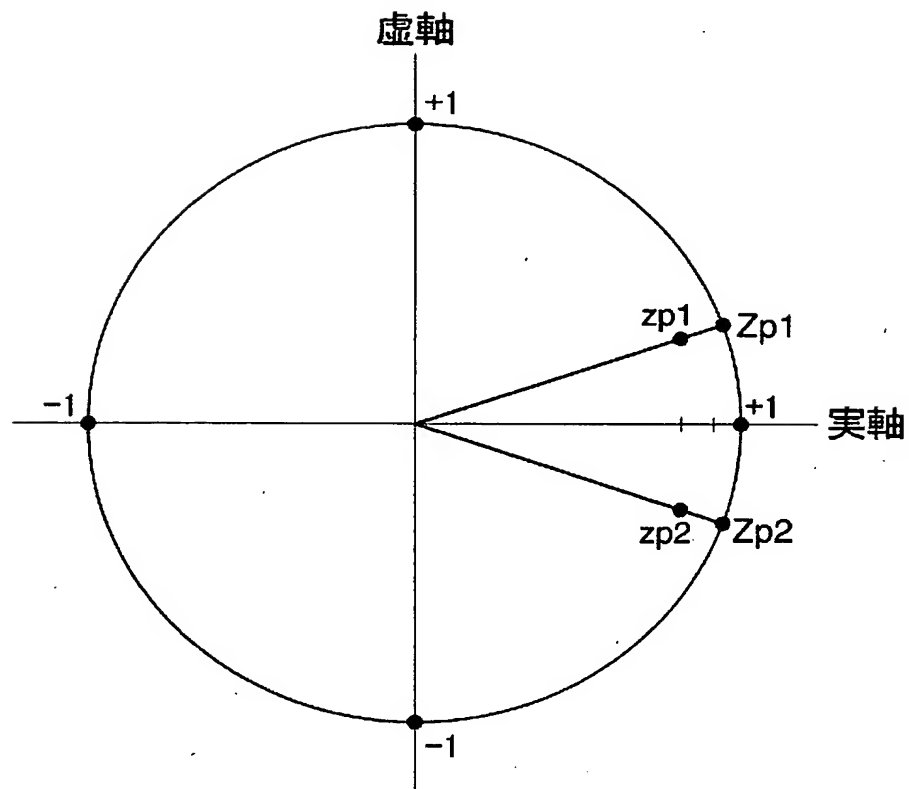


極の算出結果を表す図

【図 6】

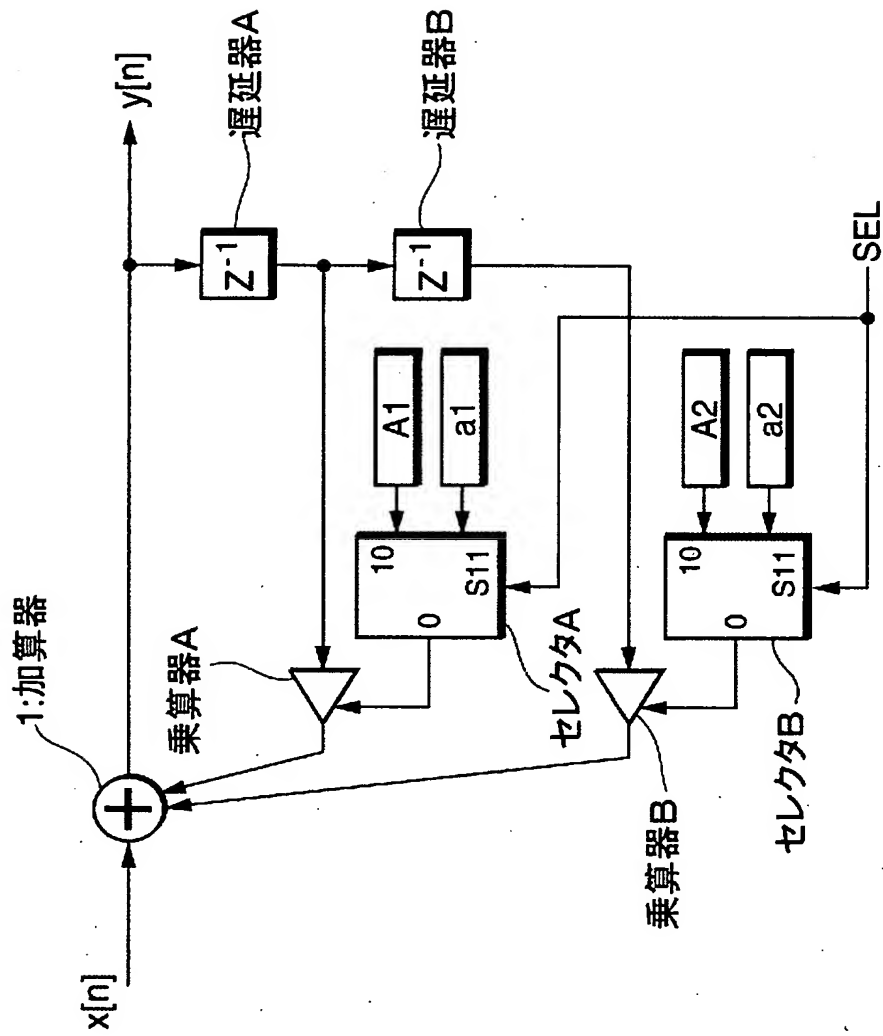


【図 7】



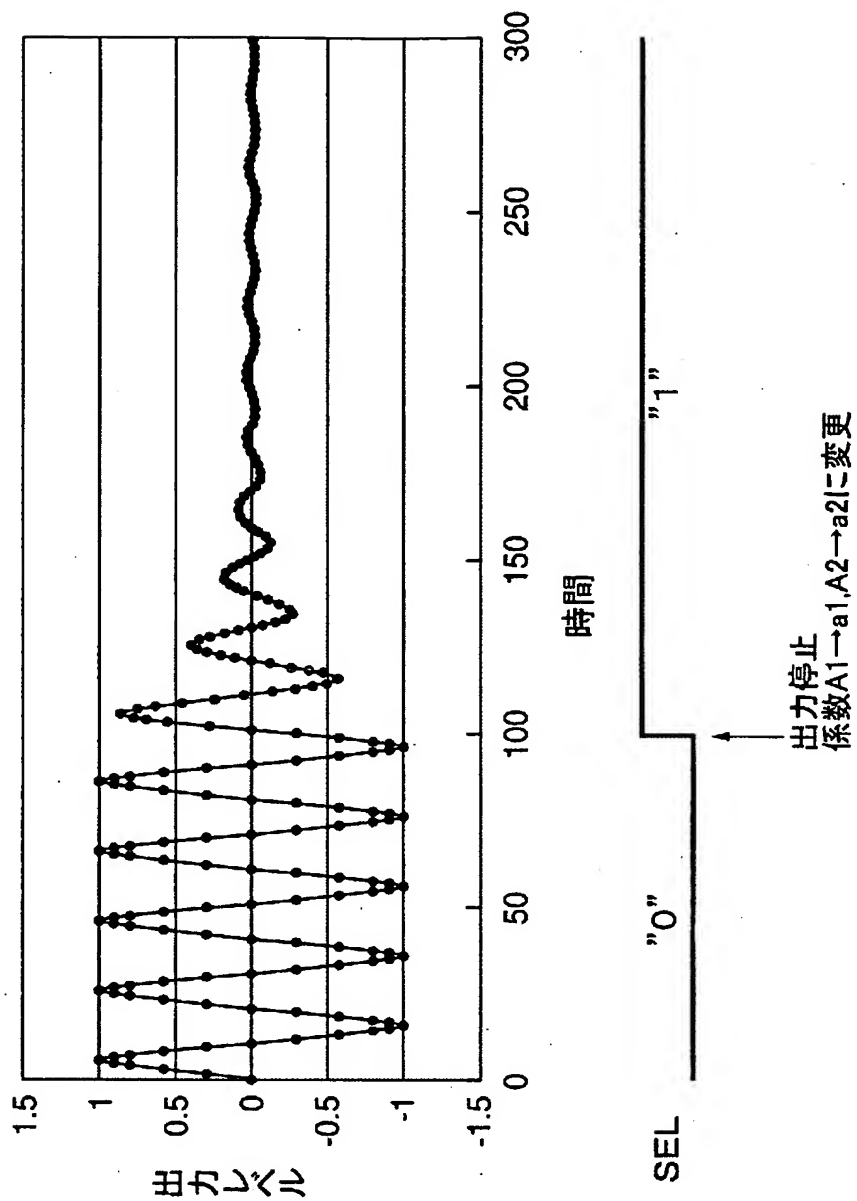
極の移動結果説明図

【图 8】



具体例2の構成のブロック図

【図9】



具体例2の出力信号説明図

【書類名】 要約書

【要約】

【解決手段】 帰還ループ内に乗算器 A、乗算器 B を有する I I R 型デジタルフィルタ（再帰型デジタルフィルタ）を用いた信号発生器であって、該信号発生器が有する制御部 2 は、上記乗算器 A 及び上記乗算器 B の係数を変更し、出力信号の周波数を維持しつつ該出力信号を停止させる。

【効果】 出力信号の停止過程に於いてもその出力信号の周波数を安定出力時の周波数に維持することが可能になり高調波の発生を最低限度に抑制することができる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2003-025649
受付番号	50300165552
書類名	特許願
担当官	第七担当上席 0096
作成日	平成15年 2月 4日

<認定情報・付加情報>

【提出日】 平成15年 2月 3日

出 願 人 履 歴 情 報

識別番号 [000000295]

1. 変更年月日	1990年 8月22日
[変更理由]	新規登録
住 所	東京都港区虎ノ門1丁目7番12号
氏 名	沖電気工業株式会社